

Porównanie szybkości działania (maksymalnego opóźnienia w nanosekundach przy przejściu sygnałów z wejść na wyjścia układu) układów kombinacyjnych syntezyowanych za pomocą pakietu FPGA Advantage firmy Mentor Graphics (D_M) i przy wykorzystywaniu metody M5 syntezy wielopoziomowych układów kombinacyjnych z wykorzystaniem wewnętrznych pętli sprzężenia zwrotnego PLD pakietu ZUBR (D_5) dla układów rodziny MAX 7000

Name	L	N	P	D_M	D_5	D_M/D_5
Cps	24	109	654	23	23	1,00
Ex1010	10	10	1024	15	15	1,00
Misex3c	14	14	305	15	15	1,00
Rd84	8	4	256	15	24	0,63
Seq	41	35	1459	23	23	1,00
mid						0,93