

Porównanie kosztów realizacji (liczby makrokomórek) automatów skończonych syntezowanych za pomocą pakietu WebPack firmy Xilinx (C_x) i przy wykorzystywaniu metody A7 syntezy automatów skończonych klasy ADE pakietu ZUBR (C_7) dla układów VIRTEX II

Name	L	N	M	P	C_x	C_7	C_x/C_7
bbara	4	2	10	60	30	21	1,43
beecount	3	4	7	28	31	8	3,88
dk15	3	5	4	32	40	21	1,90
ex3	2	2	10	36	19	11	1,73
ex5	2	2	9	32	17	6	2,83
ex7	2	2	10	36	17	3	5,67
keyb	7	2	19	170	99	67	1,48
lion9	2	1	9	25	26	5	5,20
s1	8	6	20	107	122	40	3,05
s27	4	1	6	34	26	9	2,89
train11	2	1	11	25	27	6	4,50
mid							3,14