

Porównanie kosztów realizacji (liczby makrokomórek) automatów skończonych syntezowanych za pomocą pakietu WebPack firmy Xilinx (C_x) i przy wykorzystywaniu metody A8 syntezy automatów skończonych klasy AD pakietu ZUBR (C_8) dla układów VIRTEX II

Name	L	N	M	P	C_x	C_8	C_x/C_8
beecount	3	4	7	28	31	8	3,88
dk15	3	5	4	32	40	21	1,90
dk27	1	2	7	14	8	5	1,60
ex3	2	2	10	36	19	7	2,71
ex5	2	2	9	32	17	6	2,83
ex7	2	2	10	36	17	3	5,67
lion9	2	1	9	25	26	3	8,67
s1	8	6	20	107	122	38	3,21
s27	4	1	6	34	26	9	2,89
shifreg	1	1	8	16	9	4	2,25
train11	2	1	11	25	27	6	4,50
mid							3,65