

Porównanie szybkości działania (maksymalnego opóźnienia w nanosekundach części kombinacyjnej) automatów skończonych syntezyowanych za pomocą pakietu WebPack firmy Xilinx (D_x) i przy wykorzystywaniu metody A9 syntezy automatów skończonych klasy AE pakietu ZUBR (D_9) dla układów rodziny XC 9500

Name	L	N	M	P	D_x	D_9	D_x/D_9
beecount	3	4	7	28	23,9	5	4,78
dk16	2	3	27	108	37	29,2	1,27
ex3	2	2	10	36	24	8,4	2,86
ex5	2	2	9	32	15,8	18,6	0,85
ex7	2	2	10	36	15,8	8,4	1,88
keyb	7	2	19	170	24,7	20	1,24
lion9	2	1	9	25	11	5	2,2
train11	2	1	11	25	29,9	5	5,98
mid							2,63