

Porównanie szybkości działania (maksymalnego opóźnienia w nanosekundach części kombinacyjnej) automatów skończonych syntezyowanych za pomocą pakietu FPGA Advantage firmy Mentor Graphics (D_M) i przy wykorzystywaniu metody A7 syntezy automatów skończonych klasy ADE pakietu ZUBR (D_7) dla układów rodziny MAX 7000

Name	L	N	M	P	D_M	D_7	D_M/D_7
bbara	4	2	10	60	15	23	0,65
bbsse	7	7	16	56	23	23	1,00
beecount	3	4	7	28	15	15	1,00
ex2	2	2	19	72	15	15	1,00
ex3	2	2	10	36	15	15	1,00
ex4	6	9	14	21	15	15	1,00
ex5	2	2	9	32	15	15	1,00
ex7	2	2	10	36	15	15	1,00
lion9	2	1	9	25	14	15	0,93
s1	8	6	20	107	15	23	0,65
sse	7	7	16	56	23	23	1,00
train11	2	1	11	25	15	15	1,00
mid							0,94