

Porównanie szybkości działania (maksymalnego opóźnienia w nanosekundach części kombinacyjnej) automatów skończonych syntezowanych za pomocą pakietu FPGA Advantage firmy Mentor Graphics (D_M) i przy wykorzystywaniu metody A7 syntezy automatów skończonych klasy ADE pakietu ZUBR (D_7) dla układów rodziny FLEX 10K

Name	L	N	M	P	D_M	D_7	D_M/D_7
bbara	4	2	10	60	15	15	1,00
bbsse	7	7	16	56	20	18	1,11
beecount	3	4	7	28	10	8	1,25
ex2	2	2	19	72	15	17	0,88
ex3	2	2	10	36	11	12	0,92
ex4	6	9	14	21	13	17	0,76
ex5	2	2	9	32	13	9	1,44
ex7	2	2	10	36	12	4	3,00
lion9	2	1	9	25	10	4	2,50
s1	8	6	20	107	23	20	1,15
sse	7	7	16	56	20	18	1,11
train11	2	1	11	25	11	6	1,83
mid							1,41