

Warszawa 09.09.2019

Prof. dr hab. inż. **Janusz Sosnowski**

Instytut Informatyki, Politechniki Warszawskiej

Ul. Nowowiejska 15/19, Warszawa 00-665

Recenzja osiągnięcia naukowego oraz istotnej aktywności naukowej

**dr inż. Ireneusza Mrozka**

ubiegającego się o uzyskanie stopnia naukowego doktora habilitowanego w  
dyscyplinie informatyka

Opinia została przygotowana na zlecenie Dziekana Wydziału Informatyki Politechniki Białostockiej z dnia 29.07.2019, w związku z powołaniem mnie przez Centralną Komisję ds. Stopni i Tytułów Naukowych w charakterze recenzenta (pismo Nr BCK-VI-L-8010/2019 z dnia 7.06.2019). Dokumentację habilitacyjną odebrałem w dniu 19.08.2019. Zawierała ona:

- autoreferat przedstawiający opis dorobku i osiągnięć naukowych (Załącznik 1 -w języku polskim i Załącznik 2 w. j. angielskim),
- wykaz opublikowanych prac naukowych lub twórczych prac zawodowych oraz informację o osiągnięciach dydaktycznych, współpracy naukowej i popularyzacji nauki (zał. 3),
- oświadczenia współautorów o udziale procentowym w publikacjach (zał. 5),
- Monografię: **Multi-run memory tests for pattern sensitive faults**, autorstwa I. Mrozka (wydana w 2019 r. przez Springer).

Dokumentacja ta stanowiła podstawę opracowania opinii.

## 1. Sylwetka Habilitanta

Dr inż. Ireneusz Mrozek uzyskał tytuł mg inż. Informatyki w 1994 roku oraz stopień doktora nauk technicznych w 2004 roku, nadane przez Politechnikę Białostocką. Zainteresowania naukowe w okresie pracy doktorskiej oraz obecne koncentrowały się głównie na tematyce testowania pamięci RAM. Dziedzina ta jest systematycznie rozwijana od wielu lat ze względu na wprowadzanie nowych technologii i znaczenie pamięci RAM w systemach komputerowych, w tym ich bezpośredniego wpływu na niezawodność. Wieloletnia aktywność badawcza Habilitanta w tej dziedzinie umożliwiły mu uzyskanie wysokiego stopnia kompetencji i doświadczenia. Znaczący przyrost dorobku naukowego jest widoczny w okresie po doktoracie. Zaowocowało to wieloma publikacjami ze szczególnie wartościową monografią wydaną w międzynarodowym wydawnictwie Springer. Monografia ta stanowi opiniowane osiągnięcia naukowe. Warto nadmienić, że Habilitant jest jedną z niewielu osób w kraju zajmujących się testowaniem pamięci RAM.

## 2. Ocena osiągnięcia naukowego

Habilitant przedstawił swoje osiągnięcie naukowe pt. „**Wykorzystanie wieloprzebiegowych testów krokowych w procesie detekcji złożonych uszkodzeń pamięci RAM**” w formie monografii w języku angielskim wydanej przez Springera: **Multi-run memory tests for pattern Sensitive faults**. Monografia ta obejmuje 135 +10 stron, zorganizowanych w 8 rozdziałów oraz 125 pozycji referencji (w tym ponad 21% z ostatniego dziesięciolecia). Rozdz. 1 i 2 wprowadzają w tematykę testowania pamięci RAM, rozdział 3 poświęcony jest błędom wielokomórkowym (złożonym) i podstawowym, metodom ich testowania ze szczególnym uwzględnieniem testów krokowych i wieloprzebiegowych. Przedstawione analizy pokazały ograniczenia znanych testów krokowych w wykrywaniu złożonych błędów PSF (*pattern sensitive faults*) oraz pewne możliwości poprawiania ich efektywności w tym zakresie poprzez dodatkowe operacje w sekwencjach testowych jak również testowanie wieloprzebiegowe dla różnych warunków początkowych.

Rozdział 4 wprowadza w problematykę sterowanych testów przypadkowych. Zwrócono uwagę na problem dużego narzutu obliczeniowego publikowanych metod. Rozdziały 1-4 stanowią syntetyczne i usystematyzowane wprowadzenie w tematykę prowadzonych badań w kontekście dotychczasowych propozycji z reprezentatywnej literatury obejmującej szeroki zakres czasowy, w tym najnowsze osiągnięcia. Warto nadmienić, że we wcześniejszej współautorskiej monografii z roku 2009 (*Problemy funkcjonalnego testowania pamięci RAM*, II.E.1. wg. Zał. 3), zawarto szerokie spojrzenie na problem funkcjonalnego testowania pamięci RAM. Oprócz aktualnych wówczas rozwiązań znanych z literatury przedstawiono tam oryginalne analizy odnoszące się do wcześniej zaproponowanych i dobrze udokumentowanych w literaturze technik i algorytmów testowania pamięci RAM.

W pozostałych rozdziałach (5-8) opiniowanej monografii Autor opisuje oryginalne i nowe osiągnięcia swoich badań. Badania te były motywowane potrzebą rozwijania efektywnych algorytmów testowania pamięci RAM w czasie rzeczywistym z uwzględnieniem dużej gęstości komórek (istotna cecha współczesnych pamięci). Rozpatrywane zagadnienia dotyczą następujących aspektów:

- A) Optymalizacja pokrycia błędów testów wieloprzebiegowych przy ograniczeniu czasu wykonania
- B) Doskonalenie rozwiązań wieloprzebiegowych kontrolowanych testów losowych
- C) Rozwijanie testów o liniowej złożoności umożliwiających generowanie sekwencji pseudo przypadkowych.

Prowadzone badania doprowadziły do opracowania kompleksowych analiz i rozwiązań w zakresie optymalizacji testów. Poniżej scharakteryzowano główne osiągnięcia Habilitanta:

- O1 (rozd. 5) - Opracowanie algorytmu generowania optymalnych testów CRT (*controlled random testing*) z ograniczoną liczbą wektorów – generacja zestawu  $q = 2-4$  wektorów testowych, których aplikacja umożliwia uzyskanie maksymalnej liczby  $k$ -bitowych wzorców testowych w kombinacjach  $k$  z  $N$  komórek pamięci. W tym celu sformułowano odpowiednie twierdzenia na warunki konieczne oraz wykorzystano metrykę maksymalnej minimalnej odległości Hamminga (MMHD). Zaproponowano oryginalną miarę efektywności. Efektywność testów wyznaczono analitycznie oraz potwierdzono w eksperymentach symulacyjnych. Uzyskano poprawę efektywności o 20% w porównaniu z podejściem tradycyjnym. Opracowany algorytm ma niski narzut sprzętowy i może być zastosowany w testowaniu transparentnym. Ponadto autor

przedstawił quasi optymalny test dla więcej niż 4 wektorów (algorytm 5.3) i porównał jego wydajność z innymi podejściami (dla  $q$  w zakresie 2-6)

- O2 (rozdz. 6) - Opracowanie testów wieloprzebiegowych opartych o zróżnicowanie sekwencji adresowych (permutacja bitowa adresów, permutacja adresów, liniowa generacja sekwencji bitowych, przesuwanie sekwencji bitowych). Zaprezentowano i przeanalizowano wiele wersji algorytmów o małej liczbie iteracji, w tym algorytm dwuprzebiegowy wykorzystujący sekwencję licznikową. Określono analitycznie warunki uzyskania największej efektywności, zweryfikowano je eksperymentalnie. Pokrycie uszkodzeń PSFk poprawiono o około 5%. Istotną cechą przedstawionego rozwiązania jest prosta implementacja sprzętowa generacji adresów. Na rys. 6.2 monografii przedstawiono strukturę logiczną generatora adresów.
- O3 (rozdz. 7) - Opracowanie wielokrotnych kontrolowanych testów losowych MCRT (*multiple CRT*). W wyniku rozważań analitycznych sformułowano metodę generacji kolejnych testów  $CRT_i$  generowanych w oparciu o tzw. wektory negacji, dla których podano algorytm generacji. W miejsce klasycznego podejścia opartego o generowanie kolejnych wzorców testowych charakteryzujących się maksymalną odległością względem siebie generowane są kolejne testy (na bazie pierwszego testu) dążąc do maksymalizacji przyjętej metryki. Do generowania kolejnych testów wykorzystywany jest zbiór binarnych wektorów negacji  $\lambda$ . Do oceny zróżnicowania pomiędzy sobą kolejno generowanych testów zaadaptowano standardowe miary wykorzystywane w podejściu klasycznym. W tym aspekcie szczególnie interesujące wydają się twierdzenia 7.2 i 7.3 znacznie upraszczające wyznaczanie odpowiednio odległości arytmetycznej jak i euklidesowej pomiędzy kolejnymi testami. Pozwoliło to zaproponować algorytm 7.3 generujący zbiór binarnych wektorów negacji  $\lambda$  maksymalizując wspomniane wyżej odległości. Badania eksperymentalne potwierdziły podobne pokrycie uszkodzeń jak inne techniki. Zaletą tego podejścia jest niska złożoność obliczeniowa testów predysponujące je do zastosowania w układach autodiagnostyki BIST.
- O4 (rozdz. 8) - analiza testów pseudo przypadkowych bazujących na testach krokowych. Przebadano testy krokowe typu MATS+ i March C- dla wieloprzebiegowych testów wykorzystujących zróżnicowanie sekwencji adresowych i zawartości pamięci. Autor wykorzystuje wieloprzebiegowe testy krokowe do wygenerowania wszystkich możliwych  $k$ -bitowych wzorców w dowolnych  $k$  z  $N$  komórkach pamięci. Rozpatrzone zostało zarówno podejście wykorzystujące mechanizm zmiany zawartości pamięci jak również zmiany adresacji. Ważnym osiągnięciem jest adaptacja problemu określenia średniej złożoności powyższego procesu do klasycznego zagadnienia kombinatorycznego „*coupon collector's problem*”. Adaptacja modelu ogólnego oraz średnia złożoność generowania wszystkich  $k$  bitowych wzorców dla przypadku zmian zawartości pamięci przedstawiona jest w p. 8.3.2 i opisana równaniem (8.9) zaś dla przypadku zmian adresacji odpowiednio w p. 8.3.3 i opisana równaniem (8.10). Wyznaczono wartości minimalne i średnie liczby iteracji testu zapewniające wygenerowanie wszystkich kombinacji  $2^k$  we wszystkich komórkach pamięci  $k$  z  $N$ . Badania analityczne zweryfikowano również eksperymentalnie.

Na wyróżnienie zasługuje bardzo dobry tok wywodów, systematyzacja pojęć i wnikliwe analizy poparte rozważaniami matematycznymi (ponad 20 twierdzeń, liczne wzory, wyprowadzone własności, analizy efektywności itp.), dobrze dobrane przykłady oraz ilustracje graficzne. Dodatkową wartością są eksperymenty symulacyjne potwierdzające uzyskane wyniki. Symulacje te wymagały opracowania szeregu pakietów programowych – dość pracochłonna aktywność. Te cechy niewątpliwie stanowią o wartości naukowej publikacji nie tylko w zakresie poznawczym ale też praktycznym. Opracowane algorytmy są szczególnie predysponowane do zastosowań w implementacjach sprzętowych, ale także w technikach testowania programowego (istotne dla użytkowników systemów komputerowych). Tak więc monografia jest cenną pozycją nie tylko dla środowisk naukowych zajmujących się problematyką testowania ale również inżynierów, którzy poszukują nowych algorytmów o mniejszej złożoności i większym pokryciu uszkodzeń.

Pewne aspekty z monografii były też przedmiotem wcześniejszych publikacji autora (odwołania do 8 pozycji, gdzie I. Mrozek jest pierwszym autorem i 3 jako drugi współautor). Tu warto nadmienić, że tematyka rozdz. 1-5 była też przedmiotem wcześniejszej monografii w jęz. polskim. Ponadto w kolejnych rozdziałach autor odnosi się do swoich wcześniejszych prac, które między innymi opisywały ideę i wstęp do planowanych badań, które zostały rozwinięte i których rozszerzone wyniki zamieszczono w opiniowanej monografii. Opracowane algorytmy testowania dotyczą pamięci o strukturze  $N$  słów 1 bitowych, takie struktury są głównie rozpatrywane dla testowania błędów PSF. Łatwo je można rozszerzyć na pamięci wielobitowe (tzw. pamięci słowowe), szkoda że Habilitant nie skomentował tego problemu (tym bardziej że wspominał o tym we wcześniejszej pracy (poz. [62] referencji opiniowanej monografii) .

Habilitant ograniczył swoje rozważania do testów krokowych i detekcji błędów PSF, co zapewniło wysoki stopień spójności tematycznej monografii. Pominięty został problem diagnostyki (lokalizacji) błędów. Wynikało to przede wszystkim z problemu skramblingu i trudności w dostępie do topologii układów RAM. Taki problem napotykać użytkownicy gotowych systemów komputerowych a nawet projektanci takich systemów i urządzeń (np. *embedded systems*). Niemniej jednak można by skomentować możliwości diagnostyki na poziomie wyższym np. modułów pamięci lub tzw. banków pamięci. Mimo, że autor zakłada brak informacji dotyczącej topologii i technologii układów krótki komentarz o innych pracach uwzględniających te dane (np. Y. Sfikas i inni, *Layout-Based Refined NPSF Model for DRAM Characterization and Testing, IEEE Transactions on Very Large Scale Integration*, 2014) byłby interesujący i dawałby szerszy obraz problemów czytelnikowi. Można było też lepiej skomentować pokrycie innych klas błędów poprzez opracowane testy, w tym wspomnieć też o tzw. błędach dynamicznych PSF (C. Huzum, P. Cascaval, *Dynamic neighborhood pattern-sensitive faults in random-access memories. a fault coverage evaluation, Buletinul Institutului Politehnic din IASI, Tomul LVII (LXI), Fasc. 4, 2011*).

Habilitant często podkreśla prostotę implementacji sprzętowej dla proponowanych algorytmów, szkoda, że nie skomentowano tego tematu szerzej odnosząc się do literatury w tym również do problemu rozwiązań oszczędnych energetycznie (np. B. Singh, i inni, *Survey on Low Power Memory Testing Techniques, IEEE IACC Conference, 2009*; K. Kumari i inni, *FPGA Implementation of Memory Design and Testing - IEEE 7th IACC Conf. 2017*).

Te uwagi nie wpływają na moją bardzo pozytywną ocenę monografii. Tym bardziej że jest to chyba jedyna monografia tak dogłębnie opisująca testowanie wieloprzebiegowe oraz analizę efektywności różnych klas testów zorientowanych na błędy PSF. Warto również podkreślić dobry język prezentacji i przejrzystość wywodów analitycznych. Autor wykazał

dużą staranność w doborze i opracowaniu bogatego materiału ilustracyjnego: liczne tabele i rysunki.

### 3. Opinia aktywności naukowej

Łączny dorobek naukowy habilitanta to 49 publikacji (38 po doktoracie), w tym 5 publikacji w czasopismach z listy A MNiSW oraz 10 z list B. Publikacje w materiałach konferencyjnych to 31 pozycji (20 w języku angielskim) w tym 7 indeksowanych w WoS. Szczególnie wartościowe są dwie monografie jedna stanowiąca osiągnięcia podlegające ocenie oraz druga (b. obszerna) w języku polskim z 70% udziałem habilitanta. Warto nadmienić, że w większości publikacji współautorskich wkład habilitanta jest na poziomie 70%. Publikacje te przyniosły Wydziałowi 165 punktów MNiSW (wg. dawnej punktacji). Podane we wniosku parametry bibliometryczne są skromne: IF 2.729 (obecnie 4.225), liczby cytowań według baz WoS, Scopus, Google Scholar są na poziomie 30 (9 bez autocytowań), 43 i 123 a indeks Hirsha odpowiednio 3, 5 i 7. Niemniej jednak na koniec sierpnia b.r. widzę pewien przyrost, indeks Hirscha 4/6/7 oraz liczba cytowań 32(11 bez autocytowań)/60/131 (odpowiednio dla baz WoS, Scopus, Google).

Parametry bibliometryczne powinny się zwiększyć w kontekście tegorocznej monografii. Pewne wartościowe publikacje krajowe nie zaowocowały cytowaniami ze względu na małą liczbę autorów w kraju zajmujących się problematyką testowania. Jest to szczególnie widoczne w przypadku wartościowej monografii z 2009 roku, być może zaważyła na tym również lokalność wydawnictwa. Ponadto w ostatnim okresie publikacje z zakresu błędów PSF pojawiają się rzadko w literaturze światowej, nawet w ostatnich artykułach są cytowane prace obejmujące pozycje dość odległe czasowo. Niemniej jednak tematyka ta jest nadal aktualna, wymagająca śledzenia nowych technologii RAM. Publikacje Habilitanta (5 artykułów) w czasopismach z listy JCR (*Int. Journal of Appl. Mathematics and Comp. Science, Journal of Electronic Testing –Springer, Journal of Circuits and Systems, Fundamenta Informaticae*) mają umiarkowany IF ale prace te są bardzo wartościowe. Wartość merytoryczna (algorytmy, badania symulacyjne) opublikowanych badań nie jest dobrze odzwierciedlona przez parametry bibliometryczne. Trochę na tym zaważył też udział w konferencjach o mniejszym zasięgu, które dawniej były punktowane tak samo jak te bardziej renomowane, ale wiązały się z mniejszymi kosztami (niemniej materiały z niektórych są archiwizowane w *IEEE Explore* czy też indeksowane w WoS). Warto też nadmienić, że konferencja EWDTS (5 prezentacji Habilitanta) gromadzi wielu naukowców zajmujących się problematyką projektowania i testowania, podobnie jak konferencja DDECS Ponadto wyniki prac dotyczących testowania są przedmiotem zainteresowania inżynierów praktyków, którzy wykorzystują publikowane algorytmy ale nie zwiększają cytawalności. Często zdarza się, że wnioskujący mają bardzo wysokie parametry bibliometryczne ale trudno dopatrzeć się spójnego wartościowego osiągnięcia, tu mamy sytuację odwrotną.

Praca doktorska dotyczyła testowania transparentnego pamięci RAM i była wsparta 11 publikacjami w materiałach konferencyjnych. Badania te dalej były kontynuowane i systematycznie rozwijane (regularne publikowanie prac w kolejnych latach), między innymi rozwijano metody przekształcania standardowych testów krokowych na transparentne testy symetryczne. Habilitant skupił się głównie na błędach PSFk oraz testach krokowych o małej i średniej złożoności. Dokonano analizy porównawczej złożoności i pokrycia testów dla wielu procedur testowania. Tematyka ta była przedmiotem 7 publikacji, w tym monografia 263 strony, artykuł w czasopiśmie z listy JCR (*Journal of Applied Mathematics and Computer Science, IF = 0.794 teraz 1.694*), 2 artykuły w materiałach konferencji międzynarodowych MIXDES oraz DDECS, sygnowanych przez IEEE.

Zdobyte doświadczenie z testami losowymi skłoniły habilitanta do rozwinięcia badań o charakterze analitycznym. Pozwoliły one optymalizować testy pod względem liczby iteracji. Badano miary odległości wykorzystywane w testach CRT oraz wydajność tych testów mierzoną jako liczba generowanych przez te testy wzorców w odniesieniu do wszystkich możliwych wzorców w  $k$  z  $N$  komórkach pamięci. Wyniki tych badań opublikowano w 6 artykułach, w tym 2 w *Fundamenta Informaticae*, 1 w *Journal of Electronic Testing* oraz 1 w *Journal of Circuits, Systems and Computers* (z listy JCR). W dwu kolejnych pracach opisano opracowany test March PNPSFk o znacząco mniejszej złożoności (18N) od testu PS(23N) przy praktycznie takim samym pokryciu. Tylko jedna z publikacji Habilitanta odbiega o głównego nurtu badań a mianowicie artykuł z 2006 roku poświęcony metodzie porównania stopnia zaciemnienia kodu źródłowego w oparciu o wektor złożoności.

Habilitant jest wyłącznym autorem dwu wartościowych publikacji w języku angielskim: opiniowana monografia wyd. przez Springera oraz artykuł w czasopiśmie z listy JCR (*Jour. AMCS*) i jednego artykułu w języku polskim w czasopiśmie *Logistyka*. W wielu publikacjach jest pierwszym autorem, są to głównie publikacje z V. Yarmolikiem, w 10 publikacjach pojawiają się również inne nazwiska. Wyraźnie widać dominujący udział procentowy Habilitanta potwierdzony oświadczeniami współautorów.

Habilitant brał udział w 3 projektach związanych z opracowywaniem oprogramowania realizowanych w latach 2000-2005 – współpraca z Motorola Solutions (systemy bezpieczeństwa), WSiFiZ Białystok, Arkelung & Rausing SA (systemy zarządzania i finansowe). Podejrzewam, że szereg jego publikacji było przedmiotem rozliczania prac statutowych Wydziału. Monografia zawiera wzmiankę o wspieraniu grantem S/WI/1/2018 Politechniki Białostockiej (co nie było wykazane w załączniku 3).

Habilitant uzyskał nagrodę zespołową Rektora za działalność naukową (2018) oraz wyróżnienie *Best Regular paper* na konferencji międzynarodowej IEEE EWDTs 2007 (praca pt. „*Multi run transparent March PNPSFk memory test*” z zakresu testowania transparentnego). Prezentował swoje prace na wielu konferencjach międzynarodowych i krajowych. Był członkiem 3 komitetów programowych konferencji międzynarodowych (Wielka Brytania, Czechy, Ukraina) i recenzentem w czasopiśmie z listy JCR: *Turkish Journal of Electrical Engineering and Computer Sciences*.

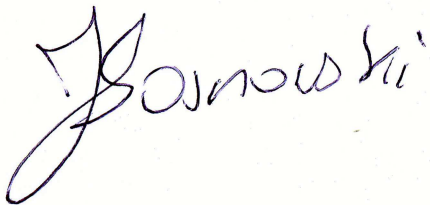
Na uwagę zasługują również znaczące osiągnięcia w działalności dydaktycznej i organizacyjnej: uczestnictwo w programach Erasmus i prowadzenie wykładów dla studentów zagranicznych w tym w Bułgarii i Serbii, prowadzenie wykładów nt. bezpieczeństwa dla nauczycieli, systemu internetowego wspomaganie nauczania, udział w pracach zespołów eksperckich i konkursowych do opracowania programów studiów na studiach podyplomowych, opracowanie autorskich programów do nowych przedmiotów. Był promotorem 30 prac magisterskich i 72 inżynierskich na Wydziale Informatyki oraz tutorem 4 stypendystów z Białorusi. To potwierdza jego dobry kontakt ze studentami i prawdopodobnie atrakcyjne tematy dyplomów – to może wróżyć powodzenie w uzyskaniu doktorantów i dalsze rozwijanie badań.

#### **4 Wniosek końcowy**

Przedstawione osiągnięcie naukowe oraz aktywność habilitanta na polu naukowym i dydaktycznym uprawniają mnie do stwierdzenia, że spełniają one wymagania stawiane kandydatom do stopnia naukowego doktora habilitowanego przez obowiązującą Ustawę.

Osiągnięcie naukowe „**Wykorzystanie wieloprzebiegowych testów krokowych w procesie złożonych uszkodzeń pamięci RAM**” jest wartościowe i oryginalne, stanowi znaczący wkład w dyscyplinę naukową Informatyka, w obszarze diagnostyki systemów komputerowych.

W świetle mojej pozytywnej oceny osiągnięcia naukowego oraz istotnej i systematycznej aktywności naukowej Habilitanta wnioskuję o nadanie Panu doktorowi Ireneuszowi Mrozkowi stopnia naukowego doktora habilitowanego w dziedzinie Nauk Technicznych w dyscyplinie Informatyka.



Ireneusz Mrozek